

Оптимизация сложных микроэлектронных систем при неопределенности проектных норм путем управления согласованием их элементов

С. Э. Миронов, Л. Е. Андреев

Санкт-Петербургский государственный электротехнический университет
«ЛЭТИ» им. В. И. Ульянова (Ленина)
Санкт-Петербург, Россия
semironovspb@yandex.ru

Аннотация. Описывается разработанный авторами подход к сокращению площади на кристалле сложных микроэлектронных систем, базирующийся на методах проектирования топологии в условиях неопределенности проектных норм. Высокая плотность упаковки сложных объектов обеспечивается алгоритмом сжатия топологии на основе виртуальной сетки и оригинальным методом поэтапного согласования модулей сложных объектов по габаритам и по положению их выводов.

Ключевые слова: неопределенность проектных норм; технологически инвариантное проектирование; сложные объекты микроэлектронных систем; миграция топологии; сжатие топологии; плотноупакованное проектирование; согласование ячеек

I. ТЕХНОЛОГИЧЕСКИ ИНВАРИАНТНОЕ ПРОЕКТИРОВАНИЕ СЛОЖНЫХ МИКРОЭЛЕКТРОННЫХ СИСТЕМ В УСЛОВИЯХ НЕОПРЕДЕЛЕННОСТИ ПРОЕКТНЫХ НОРМ

Проектирование сложных микроэлектронных систем (макроблоков интегральных схем) в современных условиях осуществляется с использованием методов и средств технологически инвариантного проектирования топологии. Они обеспечивают настройку исходного эскизного описания топологии на требуемые проектные нормы. Используемые для этого системы сжатия топологии минимизируют зазоры между элементами. При этом помимо требований технологического процесса выбранного предприятия-изготовителя используются дополнительные ограничения, задаваемые проектировщиками топологии, позволяющие создавать библиотеки элементов, согласованных по габаритам и по расположению выводов.

Помимо собственно технологически инвариантного проектирования (то есть разработки виртуального описания новых устройств) осуществляется перевод описания топологии с одних проектных норм на другие. Это направление назвали «миграцией топологии». Оно позволяет, как существенно ускорить процесс разработки сложных микроэлектронных систем, так и сохранить полученные ранее наработки в области топологического проектирования. Накопление же проектной информации в свою очередь способствует наращиванию темпов проектирования и усложнению разрабатываемых схем.

Это в частности связано с тем, что миграция топологии не требует ни разработки структурно-топологического плана реализуемого устройства, ни создания библиотеки технологически инвариантных описаний топологии ячеек. Из четырех основных этапов проектирования [1] при миграции топологии остается выполнить лишь два последних. А именно: автоматическую программную генерацию топологии согласованных друг с другом ячеек в выбранных проектных нормах и автоматическую же сборку сложной иерархической топологии по уже разработанному ранее структурно-топологическому плану.

В работе рассматривается предложенный авторами способ применения метода миграции топологии. Причем средства миграция топологии используются не с целью перевода проекта на новые проектные нормы, а для сокращения площади на кристалле сложных микроэлектронных систем.

II. СПОСОБЫ РЕАЛИЗАЦИИ МИГРАЦИИ ТОПОЛОГИИ

Миграция топологии реализуется двумя способами. Первый способ [2]–[4] предполагает пересчет размеров элементов топологии с одних проектных норм на другие, и сжатие топологии для уменьшения зазоров между элементами. Во втором способе [5] описание топологии переводится из реальных проектных норм в виртуальную форму. Потом такое описание средствами сжатия топологии может быть настроено на проектные нормы, выбранные для реализации проекта.

Так как в течение ряда лет авторы занимались вопросами виртуального проектирования топологии, для решения задачи миграции топологии ими был выбран второй способ, обеспеченный разработанными авторами методами и программными средствами.

Трансляция описания топологии сложных микроэлектронных систем из реальной формы в виртуальную форму выполняется в несколько этапов.

Первый этап это преобразование реального описания топологии ячеек в виртуальную форму.

В качестве примера на рис. 1 и рис. 2 приведены окна разработанного транслятора соответственно с исходным топологическим чертежом сумматора и с результирующим виртуальным эскизом сумматора.

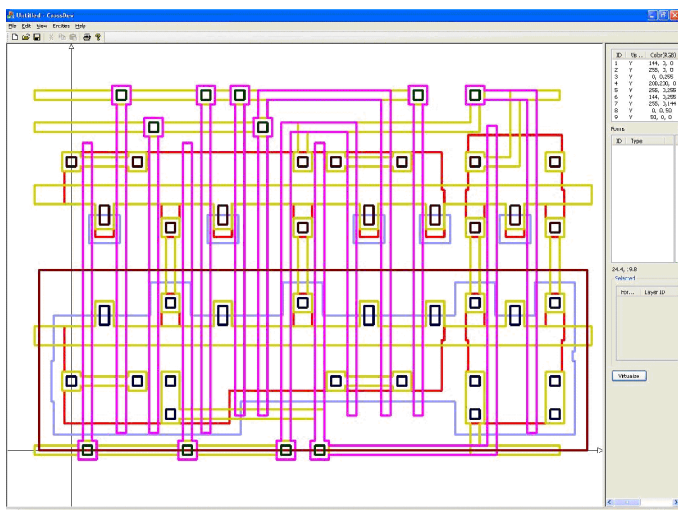


Рис. 1. Окно транслятора с исходным топологическим чертежом сумматора

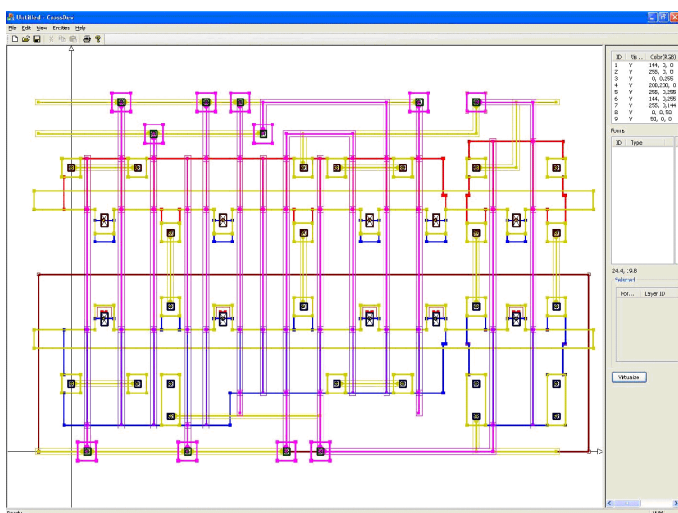


Рис. 2. Окно транслятора с результирующим виртуальным эскизом сумматора

Вторым этапом является преобразование из реальной формы в виртуальную форму иерархического описания топологического плана макроблока.

На основании анализа координат в операторах позиционирования элементов в структурном компоненте макроблока (ячейки в строке или столбце, строки или столбца в матрице) определяется ориентация компонента (вертикальная или горизонтальная). Операторы позиционирования элементов сортируются по значениям несовпадающих координат, и располагаются в порядке «справа налево» для горизонтальных структурных компонентов и «сверху вниз» для вертикальных. В виртуальное описание вносятся только имена элементов без указания координат их позиционирования.

На третьем этапе выполняется настройка виртуального описания топологии макроблока на требуемые проектные нормы, для которой в коллективе авторов были разработаны эффективные методы и соответствующие программные средства сжатия топологии:

- для сжатия топологии ячеек – система технологически инвариантного проектирования топологии ячеек интегральных схем «*TopDesign*» [6];
- для иерархического сжатия топологии объектов верхнего уровня иерархии (иерархических макроблоков СБИС) – система проектирования топологии макроблоков «*Matching of Cells*» [7].

Собственно сборка из ячеек иерархического описания топологии достаточно проста. Самые сложные действия при настройке топологии на требуемые проектные нормы осуществляют средства согласования габаритов ячеек и координат выводов ячеек системы проектирования «*Matching of Cells*». Они обеспечивают высокую плотность упаковки топологии макроблоков, благодаря оригинальной технологии индивидуального итерационного согласования положения выводов и габаритов ячеек в соответствии со структурно-топологическим планом макроблока. Причем заложенные в систему «*Matching of Cells*» принципы генерации топологии, изначально разработанные для макроблоков с регулярной структурно-топологической организацией, были распространены и на более общий случай нерегулярных макроблоков.

III. УПЛОТНЕНИЕ СЛОЖНЫХ МИКРОЭЛЕКТРОННЫХ СИСТЕМ В САПР «*MATCHING OF CELLS*»

Система проектирования «*Matching of Cells*» позволяет описывать и генерировать топологии сложных микроэлектронных систем, как с регулярной, так и с нерегулярной структурно-топологической организацией. Причем для каждого из трех возможных типов организации она позволяет сокращать аппаратные затраты благодаря учету индивидуальных изменений, происходящих в топологиях ячеек при согласовании их габаритов и положения их выводов.

Матричные вычислительные устройства, обладающие двумерной регулярностью, представляют собой своеобразные решетки и состоят из большого числа однотипных ячеек. Поэтому даже незначительное уменьшение размеров ячеек позволяет добиться существенного сокращения общей площади схемы. В связи с этим такие «2-D»-регулярные макроблоки собираются из заказных специализированных ячеек с топологией, оптимизированной под конкретную схему, в соответствии с топологическим планом, более или менее однозначно определяемым спецификой реализуемой схемы, например, реализуемым аппаратным образом алгоритмом.

Сложные микроэлектронные системы, не обладающие регулярностью ни по одной из осей координат, также могут обрабатываться системой «*Matching of Cells*» с уменьшением площади благодаря индивидуальному согласованию их габаритов и выводов.

Однако, существует третий тип микроэлектронных систем, отличительной чертой которого является использование не уникальных специализированных, а типовых универсальных ячеек. Это наиболее распространенные макроблоки. Их можно назвать

«одномерно-регулярными», так как они состоят из упорядоченных по одной из осей координат стандартных библиотечных ячеек, объединенных в «полосы», называемые пеналами. Для таких ячеек характерны стандартизация высоты, стандартизация положения карманов, шин питания и земли, дискретизация положения выводов. Связи между ячейками организуются в трассировочных каналах, располагающихся между или над пеналами.

Такие макроблоки собираются из стандартных библиотечных ячеек путем последовательного итерационного применения программ размещения и трассировки. Позиционирование элементов топологии в ячейках, ячеек в пеналах, пеналов и коммутационных элементов (шин и контактов) трассировочных каналов в пределах макроблока осуществляется в координатном поле с постоянным шагом сетки. Шаг определяется как максимальное из минимально допустимых проектными нормами расстояний между осями соседних элементов. В связи с этим топологии макроблоков на основе стандартных ячеек обладают избыточной площадью.

Таким образом, настройка «одномерно-регулярных» макроблоков с помощью системы «Matching of Cells» на проектные нормы без учета стандартных библиотечных ограничений превратит ячейки из универсальных в специализированные. Это позволит избавиться от избыточной площади, характерной для таких макроблоков и их стандартных ячеек.

При этом трассировочные каналы, расположенные между пеналами, оформляются как макроячейки и участвуют в процессе управляемого сжатия с согласованием габаритов и положения выводов. В случае же организации трассировки над пеналами макроблока шины межячеечных связей разбиваются на секции по линиям границ ячеек, включаются в эти ячейки и уже как их элементы участвуют в процессе сжатия с согласованием.

Отрицательной стороной такого способа уменьшения размеров сложных микросистем является появление большого числа топологических модификаций их ячеек, имена которых в системе «Matching of Cells» индексируются. Это приведет к существенному увеличению размера файла описания топологии макроблока и к необходимости выполнения действий по верификации ячеек. Заметим, что изменения в топологии ячеек не будут кардинальными и не потребуют для каждой их из модификаций проведения операций по извлечению параметров и электрическому моделированию.

IV. ЭФФЕКТИВНОСТЬ УПЛОТНЕНИЯ ТОПОЛОГИИ НЕРЕГУЛЯРНЫХ МАКРОБЛОКОВ БИС НА ОСНОВЕ БИБЛИОТЕК СТАНДАРТНЫХ ЯЧЕЕК

Очевидно, что эффективность применения средств сжатия топологии к макроблокам на основе библиотек стандартных ячеек будет очень сильно зависеть от трех следующих факторов:

- принципов топологической организации ячеек библиотеки;

- особенностей топологии каждой конкретной ячейки;
- особенностей алгоритма сжатия топологии.

Даже ячейки с наименее эффективной (с точки зрения сжатия) топологической организацией и наименее удачной топологической реализацией можно сжать на 5–10% в направлении, перпендикулярном затворам транзисторов. В качестве иллюстрации к сказанному на рис. 3, а и б приведены топологии стандартной библиотечной ячейки «2И» соответственно до и после горизонтального сжатия.

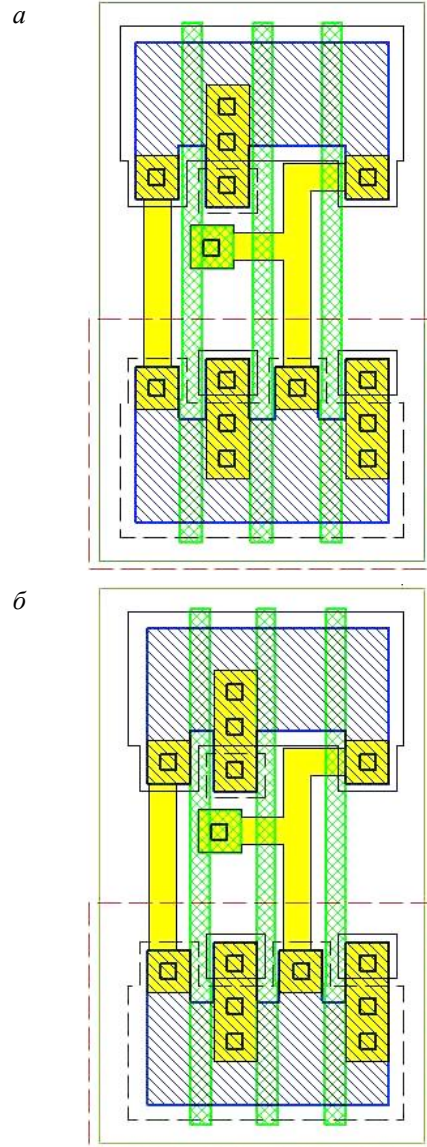


Рис. 3. Топологии стандартной библиотечной ячейки «2И» до (а) и после (б) горизонтального сжатия

Необходимо отметить, что для описываемой технологии проектирования вертикальный габарит ячеек может быть индивидуален для каждого из пеналов. Определяется он как максимальный из вертикальных габаритов ячеек пенала и во многом зависит от внутренней

разводки ячеек. В топологии стандартного библиотечного элемента «2И», приведенной на рис. 3, таких шин нет, но во многих больших, сложных ячейках, таких, как различные виды триггеров, подобных шин может быть несколько. В качестве примера на рис. 4 приведены топологии ячейки полного одноразрядного двоичного сумматора до сжатия (рис. 4, а), после сжатия на основе виртуальной сетки (рис. 4, б), после сжатия с изменением формы транзисторов (рис. 4, в).

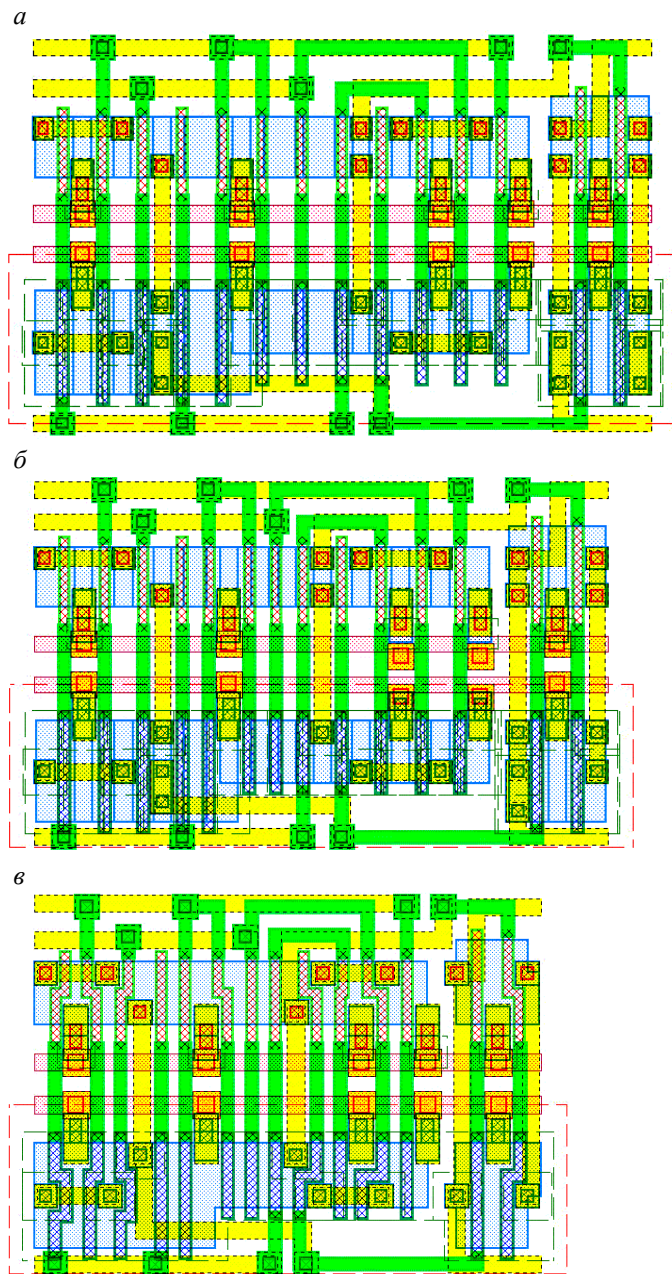


Рис. 4. Топологии сумматора: до сжатия (а), после сжатия на основе виртуальной сетки (б), после сжатия с изменением формы транзисторов (в)

В приведенном примере площади топологий после сжатия на основе виртуальной сетки и после сжатия с изменением формы транзисторов по сравнению с

площадью исходной топологии уменьшились соответственно на 17 % и 30 %. Из рисунков видно, что вклад в это изменение внесло и вертикальное сжатие, сократившее высоту ячеек примерно на 10 %.

Следует отметить, что эффективность сжатия топологии макроблоков вдоль затворов существенно зависит и от того, где реализуются межячеечные связи: в трассировочных каналах между пенами или над пенами. Уплотнение трассировочных каналов, расположенных между пенами, может сильно сказаться на размерах схемы. Площадь макроблока, в котором межсоединения исходно занимают 40 %, 50 % и 60 % топологии, после сжатия может сократиться соответственно на 4–10 %, 5–12 % и 6–15 %.

V. ЗАКЛЮЧЕНИЕ

Описанный в данной работе подход к сокращению площади на кристалле сложных микроэлектронных систем базируется на методах управляемого сжатия топологии. Снижение аппаратных затрат связано с переходом от универсальных ячеек к специализированным. Высокая плотность упаковки обеспечивается алгоритмом сжатия с использованием оригинального механизма итерационного индивидуального согласования модулей сложных объектов по габаритам и по положению их выводов.

Недостатком такого способа уменьшения аппаратных затрат на реализацию сложных микроэлектронных систем является расширение состава библиотеки за счет появления большого числа модификаций ее ячеек. Это потребует выполнения дополнительных действий по верификации модифицированных ячеек.

СПИСОК ЛИТЕРАТУРЫ

- [1] Bamji C., Varadarajan R. Leaf Cell and Hierarchical Compaction Techniques, New York – Springer Science & Business Media, LLC, Dec 6, 2012 - Technology & Engineering – 161 p., DOI 10.1007/978-1-4615-6139-2
- [2] Zhu J., F. Fang, Q. Tang. Calligrapher: a new layout-migration engine for hard intellectual property libraries, IEEE Trans. on Computer-Aided Design of Integrated Circuits and Systems, vol. 24(9), pp. 1347-1361, Sept. 2005.
- [3] De-Shiun Fu, Ying-Zhih Chung, Yen-Hung Lin, Yih-Lang Li, "Topology-Driven Cell Layout Migration with Collinear Constraints," in International Conference on Computer Design (ICCD 2009), Squaw Creek, Lake Tahoe, California, pp. 439-444, 2009.
- [4] Shaphir E., Pinter R.Y., Wimer S. "Efficient cell-based migration of VLSI layout," 223 p. Springer Science+Business Media, New York, 2014.
- [5] Xiaoping Tang, Xin Yuan, "Technology Migration Techniques for Simplified Layouts with Restrictive Design Rules," 2006 International Conference on Computer-Aided Design (ICCAD'06), November 5-9, 2006, San Jose, CA, USA pp. 655-660.
- [6] Zuev I.S., Maximov A., "High-Density Layout Designing of CMOS VLSI Parameterized Fragments", Proceedings of IEEE East-West Design & Test Symposium (EWDTS'10), pp. 131–134. 2010.
- [7] Mironov S.E., Vasil'ev A.Yu., Saf'yannikov N.M. Means of Automating the Hierarchical Design of Complex Microelectronic Circuits with Uncertainty of Design Rules. Trudy VIII Vserossiyskoy nauchno-tekhnicheskoy konferentsii «Problemy razrabotki perspektivnykh mikro- i nanoelektronnykh sistem (MES-2018)» [Proc. VIII All-Russian Scientific and Technical Conference "Problems of development of promising micro- and nanoelectronic systems" (MES'2018)]. Zelenograd, 2018, pp. 60-66. (In Russian). DOI 10.31114/2078-7707-2018-3-60-67.