

Мониторинг пространственных характеристик двумерных моделей трехмерных микроэлектронных объектов

С. Э. Миронов¹, Л. Е. Андреев²

Санкт-Петербургский государственный электротехнический университет
«ЛЭТИ» им. В.И. Ульянова (Ленина)

¹semironovspb@yandex.ru, ²l.andreev90@gmail.com

Аннотация. Работа посвящена изложению результатов исследований авторов в области мониторинга качества микроэлектронных объектов. Научная новизна заключается в разработке для двумерных моделей микроэлектронных объектов новой системы показателей и критериев эффективности их синтеза.

Ключевые слова: мониторинг качества; микроэлектронные объекты; топология БИС; плотность упаковки

I. ВВЕДЕНИЕ

Проектирование представляет собой итерационный процесс, в рамках которого в зависимости от результатов промежуточных этапов возможен возврат к предыдущим операциям с целью улучшения характеристик проектируемого объекта. Таким образом, мониторинг параметров является одной из важных составляющих процесса проектирования, и средства оперативного мониторинга, входящие в состав САПР, позволяют обеспечить повышение качества результата и упростить и ускорить разработку.

В статье рассматриваются вопросы автоматизации мониторинга параметров качества двумерных геометрических моделей трехмерных микроэлектронных объектов. Предлагается новая система показателей и критериев эффективности синтеза для двумерных моделей микроэлектронных объектов.

II. КРИТЕРИИ ЭФФЕКТИВНОСТИ ДВУМЕРНЫХ МОДЕЛЕЙ МИКРОЭЛЕКТРОННЫХ ОБЪЕКТОВ

Методы и средства оценки параметров присутствуют в том или ином виде во всех системах автоматизированного проектирования микроэлектронных объектов и в первую очередь таких САПР, как *Cadence* [1] и *Synopsys* [2]. Они используются для оценки аппаратных затрат и временных характеристик микроэлектронных объектов. Причем примечательно, что для оценки быстродействия объектов, осуществляемой с помощью систем электрического моделирования типа *Spice*, используются средства оценки геометрических параметров компонентов (включаемые в последнее время в группу средств характеристики объектов). Оценка размеров (площадей и периметров диффузионных областей транзисторов, протяженности шин) выполняется с целью определения паразитных емкостей и сопротивлений компонентов схем.

Одной из основных характеристик любого объекта в пространстве являются его размеры, применительно к рукотворным объектам напрямую связанные с аппаратными затратами.

У микроэлектронных объектов в качестве такого параметра выступает площадь, занимаемая ими на кристалле. На этапе проектирования она оценивается, как размеры их геометрических двумерных моделей – топологических чертежей.

Однако, и размеры объекта и аппаратные затраты на его реализацию отражают лишь его абсолютные количественные характеристики, ничего не говорящие о качестве результатов проектирования. Информацию о нем можно получить лишь из некой характеристики, отражающей степень приближения рассматриваемого объекта к эталону – объекту, обладающему предельными, идеальными свойствами.

Часто упоминаемое в литературе число транзисторов, размещенных на кристалле, не подходит на эту роль, так как свидетельствует о заслугах специалистов, разработавших не конкретный проект, а технологию его изготовления.

Соотношение суммарной площади ячеек и площади межсоединений у микроэлектронных объектов, строго говоря, не свидетельствует об эффективности компоновки схемы из транзисторов и о качестве трассировки межсоединений конкретной реализуемой схемы. Особенно, если учесть тот факт, что автоматизация (без которой сейчас невозможно представить себе разработку сложных систем) предполагает реализацию формальных операций над формальными (упрощенными, а потому частенько далекими от идеала) моделями реальных потенциально сложных объектов.

Очевидно, что схему из транзисторов сложной формы, объединенных в компактные двумерные блоки транзисторов, реализовать весьма сложно. Гораздо проще построить ее из полос линейных одинаково ориентированных транзисторов типового размера, используя комбинаторные или графовые алгоритмы размещения.

В качестве примеров, иллюстрирующих это утверждение, на рис. 1 и 2 приведены соответствующие топологии сумматора *Hampel* [3]. Они наглядно демонстрируют, не только большую степень сложности первого варианта геометрической модели сумматора, но и большую ее эффективность: более сложная топология

почти в 2 раза (1.96) меньше топологии с простой линейной организацией.

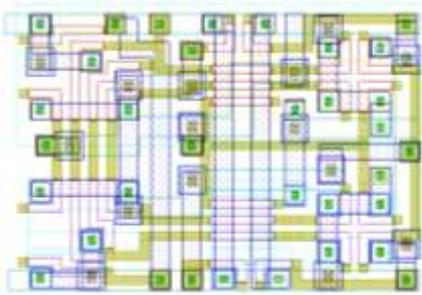


Рис. 1. Топология сумматора *Hampel* на основе двумерных блоков транзисторов

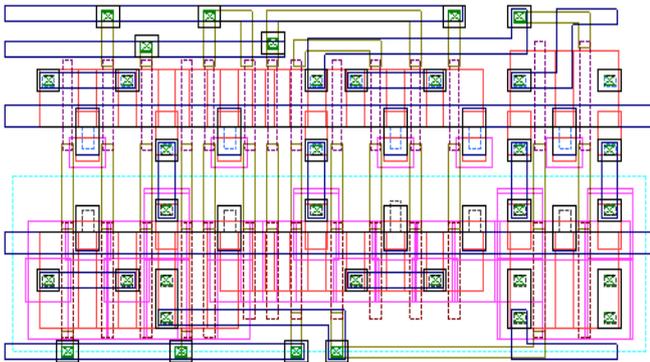


Рис. 2. Топология сумматора *Hampel* на основе одномерных линейных блоков транзисторов

Основные компоненты микросистем можно разделить на три большие группы.

1. Функциональные компоненты (транзисторы), осуществляющие выполнение реализуемой функции.
2. Коммутационные компоненты (шины, контакты разного типа), осуществляющие передачу сигналов между функциональными компонентами.
3. Технологические компоненты (карманы, области легирования, контакты к карманам и подложке), обеспечивающие физические свойства и характеристики компонентов микросистем (тип проводимости, удельное сопротивление).

В свою очередь в рамках групп также существуют компоненты, и авторам представляется, что их анализ позволяет более точно судить о пространственной эффективности проектирования геометрических моделей трехмерных микросистемных объектов.

Основными компонентами схем, выполняющими реализуемые схемами действия, являются транзисторы. В свою очередь реальный транзистор состоит из диффузионных стоковых/истоковых областей и каналов, управляемых затворами (рис. 3). Идеализированный же транзистор можно рассматривать, как «канал».

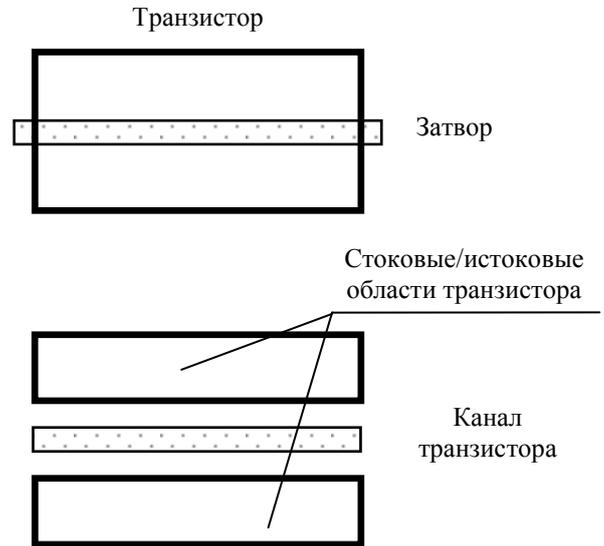


Рис. 3. Транзистор и его компоненты

В таком случае оценка эффективности проектирования собственно блока транзисторов заключается в определении соотношения вкладов в площадь транзисторов их каналов и их диффузионных областей (рис. 4).

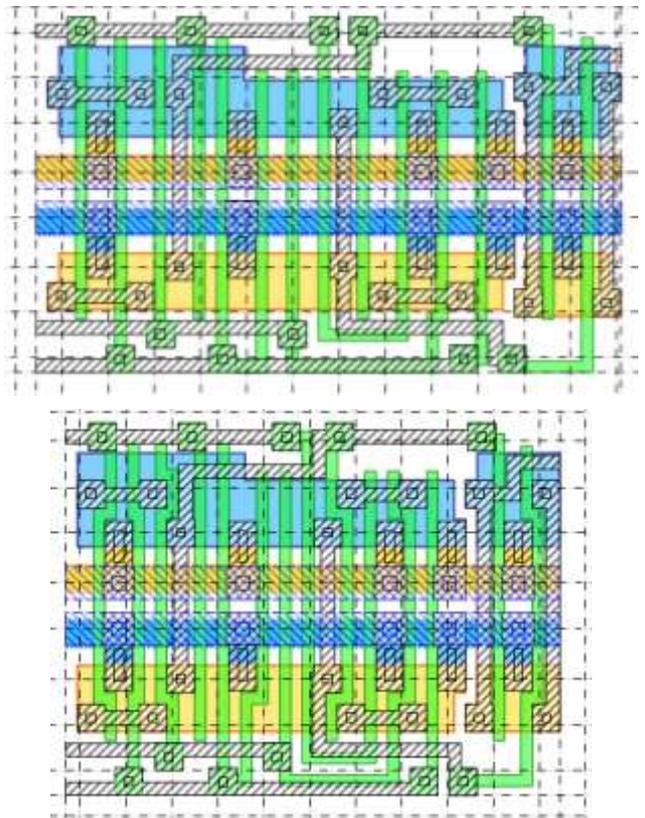


Рис. 4. Пример повышения плотности упаковки топологии ячейки за счет сокращения размеров стоковых/истоковых областей ее транзисторов

Аналогично этому эффективность проектирования коммутационной составляющей схемы должна оцениваться соотношением площади, занимаемой шинами и контактами, и площади разделяющего их пространства.

Необходимо отметить, что подобная оценка давно уже применяется к трассировочным каналам микросхем: для повышения пространственной эффективности их реализации используются средства САПР, называемые «уплотнителями каналов». Принцип их работы, иллюстрирует рис. 5, на котором представлены фрагменты трассировочного канала до и после уплотнения.

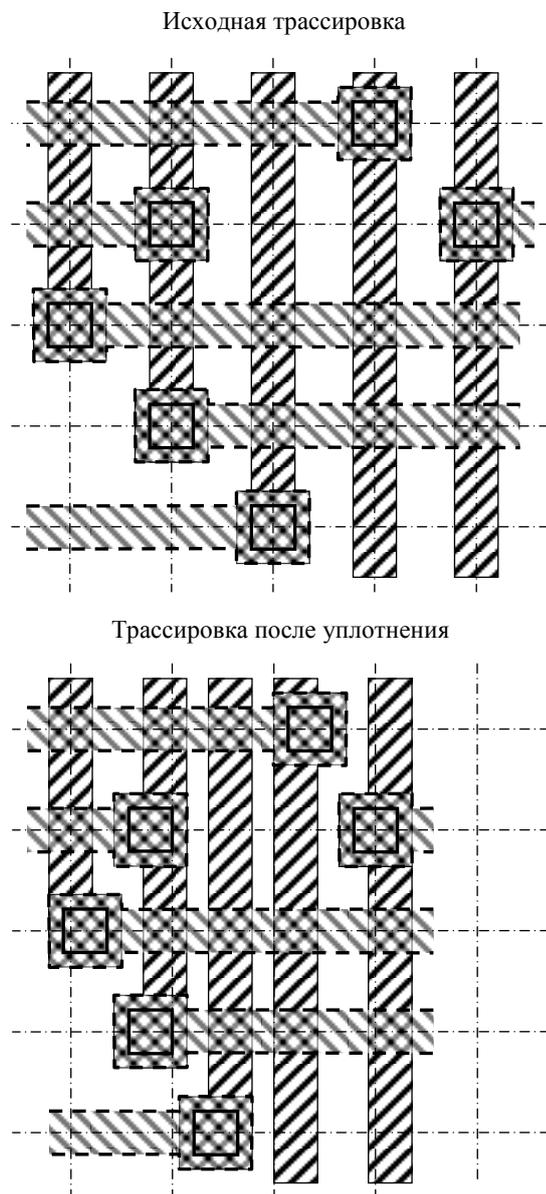


Рис. 5. Пример уплотнения трассировочного канала

Таким образом, для оценки пространственных характеристик микросистемных объектов предлагается использовать следующую систему иерархии компонентов реализуемого объекта по их значимости для его функционирования:

- площадь каналов транзисторов;
- площадь стоковых/истоковых областей транзисторов;

- площадь межсоединений;
- площадь свободной от транзисторов и межсоединений части топологии.

Эти показатели позволяют судить об эффективности:

- компоновки блоков транзисторов,
- размещения блоков в пределах ячейки,
- трассировки топологии ячейки.

Однако данный подход применим и на более высоких уровнях иерархии микросистемных систем, таких как крупные фрагменты интегральных схем и СБИС в целом.

III. ПРОГРАММНЫЕ СРЕДСТВА МОНИТОРИНГА ПРОСТРАНСТВЕННЫХ ХАРАКТЕРИСТИК ГЕОМЕТРИЧЕСКИХ МОДЕЛЕЙ МИКРОЭЛЕКТРОННЫХ ОБЪЕКТОВ

С целью анализа качества топологии в соответствии с описанной выше системой критериев были разработаны программные средства мониторинга пространственных характеристик моделей микросистемных объектов «*Layout Monitoring*».

Для того чтобы он стал не просто средством оценки результатов проектирования топологии, а инструментом для оптимизации геометрических моделей, в нем предусмотрены специальные средства мониторинга. Они позволяют не только вычислять результирующую усредненную интегрированную оценку эффективности использования площади кристалла в целом.

В наглядном виде (с помощью гистограмм или точных числовых значений) они предоставляют пользователю дифференцированную оценку по зонам объекта (рис. 6).

Это позволяет локализовать кластеры объекта с разной эффективностью компоновки и трассировки и выделить участки для перепланировки с учетом возможности использования разреженных зон. Причем пользователь может затребовать информацию по различным топологическим слоям и их комбинациям.

IV. ЗАКЛЮЧЕНИЕ

В данной работе, продолжающей исследования авторов в области автоматизации плотноупакованного проектирования топологии [4], [5], описаны предложенные авторами критерии оценки геометрических моделей микросистемных объектов и разработанные программные средства «*Layout Monitoring*» мониторинга пространственных характеристик моделей.

Благодаря возможности локального анализа топологии в задаваемых пользователем топологических слоях «*Layout Monitoring*» оперативно предоставляет разработчику дифференцированную оценку о плотности упаковки. Это позволяет выявить разреженные зоны для их перепланировки.

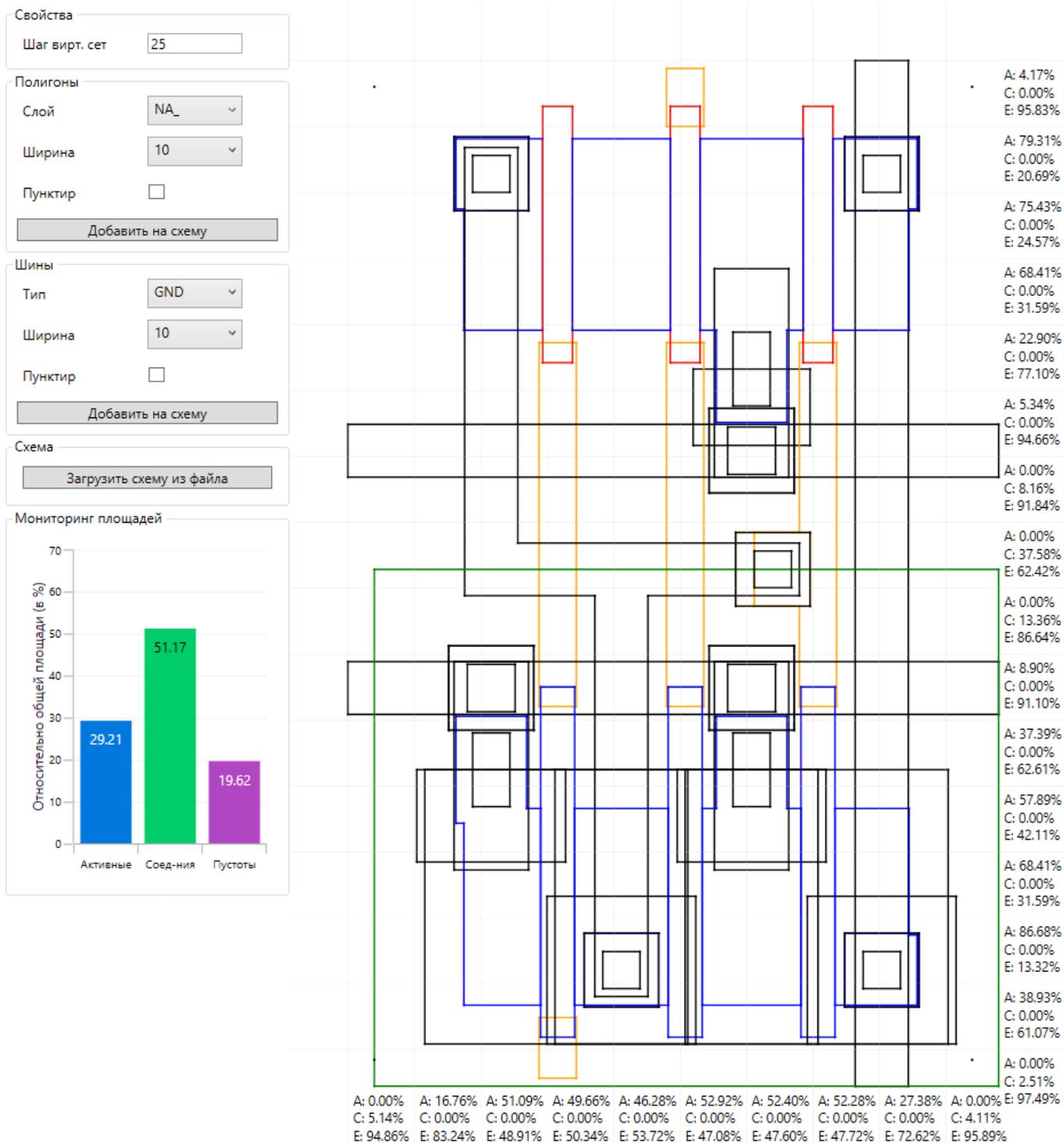


Рис. 6. Окно программы «Layout Monitoring» комплексной оценки пространственных характеристик двумерных моделей микроэлектронных объектов

СПИСОК ЛИТЕРАТУРЫ

- [1] <https://cadence-ds.ru>
- [2] <https://www.synopsys.com>
- [3] Hampel D., McGuire K. E., Prost K. J. CMOS/SOS Serial-Parallel Multiplier, IEEE J. Solid-State Circuits, vol. SC-10, pp. 307-313.1975.
- [4] Mironov S.E., Monko A.O. Geometric models of complex layout objects of microelectronic systems in advanced information technologies // Proceedings of 2017 20th IEEE International Conference on Soft Computing and Measurements, SCM 20176 July 2017. PP. 135–138. DOI: 10.1109/SCM.2017.7970518.
- [5] Mironov S.E., Zibarev K.M. Management of Layout Matching of Objects of Complex Microelectronic Systems with Uncertainty of Design Rules, 2019 III International Conference on Control in Technical Systems (CTS), St. Petersburg, Russia, 2019, pp. 69-73, doi: 10.1109/CTS48763.2019.8973275.