

Энергопотребление встраиваемых нейро-нечетких систем

С. М. Морозов, М. С. Куприянов

*Санкт-Петербургский государственный электротехнический университет
«ЛЭТИ» им. В.И. Ульянова (Ленина)*

frostsergei01@gmail.com, mikhail.kupriyanov@gmail.com

Аннотация. Одним из направлений развития электронной компонентной базы является создание интеллектуальной электроники для встраиваемых систем искусственного интеллекта, к которым относятся, например, BMS – battery management systems, интеллектуальные сенсоры, беспилотные летательные аппараты с длительным сроком автономного функционирования и др. Для данного класса систем важнейшим контролируемым параметром является энергопотребление. В работе представлен анализ энергопотребления узлов для интеллектуальных систем, основанных на нейро-нечетких вычислениях.

Ключевые слова: *нейро-нечеткие системы; встраиваемые системы; энергопотребление; нейро-нечеткая электроника*

I. ВВЕДЕНИЕ

Разработка и производство встраиваемых интеллектуальных систем являются перспективными направлениями развития целого ряда отраслей. Во многих случаях системы должны долго функционировать в автономном режиме, и тогда энергопотребление системы становится одним из важнейших параметров.

Дополнительно следует отметить, что в режиме обучения в реальном времени требуется выполнить большое число пробных образований над данными, составляющими обучающую выборку. Это влияет как на время, требуемое для вычислений, так и на энергопотребление.

Существуют стандартные методы оптимизации энергопотребления систем, связанные с модификацией характеристик отдельных микросхем: уменьшение частоты работы процессора, отключение неиспользуемых в текущий момент компонентов. Однако для большего контроля над потребляемой мощностью требуется использовать энергоэффективные аппаратные узлы.

В работе описываются существующие методы, связанные с аппаратной реализацией нейронных сетей и нечеткой логики, и сравнивается их энергопотребление.

II. ОБЗОР ПРЕДМЕТНОЙ ОБЛАСТИ

Вычисления во встраиваемых системах выполняются на конкретной аппаратной базе. Большинство операций реализуется на программируемых микросхемах в цифровом виде, но иногда применяются аналоговые вычислительные подсистемы. Чтобы оценить потребление нейро-нечетких систем, нужно изучить используемую схемотехническую базу и требуемую мощность.

Для оценки потребления рассмотрим два способа реализации схемотехнической базы нейро-нечетких систем: программный и аппаратный. Программный способ создания интеллектуальной электроники основан на применении программируемых микросхем (микроконтроллеры, процессоры), а аппаратный – основан на взаимодействии различных микросхем общего назначения. Конфигурация микросхем может быть программируемой, например, при её реализации на программируемых логических интегральных схемах (ПЛИС). Существуют реализации на специализированных микросхемах, таких как нейроморфные вычислители или микроконтроллеры с модулями нечеткой логики.

В процессорах для обеспечения передачи данных программному вычислительному узлу используются цифровые сигналы, которые передаются по специальным интерфейсам, таким как UART/USART, SPI/QSPI, I2C и другим. Однако из-за особенностей нейро-нечетких вычислений также следует рассматривать и аналоговые сигналы для передачи данных. При их считывании процессоры используют аналого-цифровые преобразователи (АЦП), а при их формировании – цифро-аналоговые преобразователи (ЦАП). Поэтому задача оценки энергопотребления программной реализации сводится к оценке используемых программируемой микросхемой аппаратных средств.

Для оценки энергопотребления аппаратных модулей нужно оценить мощность, требуемую для работы всех отдельных микросхем.

III. ЭНЕРГОПОТРЕБЛЕНИЕ ПРОГРАММНЫХ СИСТЕМ

Основным компонентом программных встраиваемых систем является управляющая микросхема, такая как процессор или микроконтроллер, программа которой осуществляет управление схемой и выполняет все вычисления. Поскольку нейро-нечеткие системы нуждаются в большом количестве постоянной памяти для хранения нейронной сети, процессору нужно много собственной памяти или доступ к внешнему накопителю. Также у процессора должна быть высокая тактовая частота для быстрого выполнения обработки большого количества данных нейронной сетью. Увеличение тактовой частоты процессора увеличивает его энергопотребление.

В качестве примера рассматривается микроконтроллер STM32F723IEK6 от STMicroelectronics. Генератор кода для микроконтроллеров этой фирмы может использовать в программе нейронные сети, полученные после обучения на стационарном ПК. Таким образом, модель,

сгенерированная с помощью библиотек Keras, TensorFlow и др., используется в микроконтроллере. Выбранный микроконтроллер имеет 512 килобайт постоянной памяти, которых достаточно для хранения небольших моделей, а максимальная тактовая частота 216 МГц позволяет обеспечить оптимальный уровень производительности. Также у этого микроконтроллера есть большой набор периферии, использование которой позволяет увеличить мощность системы (например, SPI и QSPI используются для подключения внешней постоянной или оперативной памяти). Следует отметить, что для повышения эффективности прошивки микроконтроллера во многих случаях используется операционная система, обеспечивающая параллельное выполнение других задач.

Для определения ожидаемого энергопотребления отдельных компонентов рассматриваются оценки генератора кода STM32CubeMX при генерации проекта для платы STM32F723-DISCO со стандартной для платы инициализацией периферии. Требуемая мощность зависит от тактовой частоты микросхемы. Так, при работе на частоте 216 МГц, контроллер потребует минимум 73.3 мА. При напряжении питания 3.3 В, требуемая мощность получается около 242 мВт. При частоте 25 МГц, ток потребления при той же конфигурации интерфейсов будет около 18 мА, а мощность – 54 мВт. Описание токов потребления микроконтроллера по отдельным интерфейсам представлено в таблице 1. Рассматривается потребление UART, USART, SPI, QSPI и встроенных АЦП, так как они могут быть использованы для считывания обрабатываемых сигналов. Рассматривается использование интерфейсов без применения контроллера прямого доступа к памяти (Direct Memory Access, DMA) и прерываний. Следует отметить, что для АЦП указаны токи потребления для аналоговой и цифровой частей. Потребление аналоговой части всегда равно 1.73 мА. В таблице указано суммарное значение тока потребления аналоговой и цифровой частей.

ТАБЛИЦА 1. ЭНЕРГОПОТРЕБЛЕНИЕ ИНТЕРФЕЙСОВ

Частота	Интерфейс			
	USART	SPI	QSPI	ADC (АЦП)
25 МГц	55.62 – 125	20.62 – 33.12	345	1790
60 МГц	133.5 – 300	49.5 – 79.5	828	1880
144 МГц	320.4 – 720	119.8 – 190.8	1990	2090
168 МГц	428.4 – 974.4	159.6 – 268.8	2740	2200 – 2220
180 МГц	526.5 – 1120	216 – 301.5	3040	2300 – 2310
200 МГц	585 – 1240	240 – 335	3380	2360 – 2370
216 МГц	631.8 – 1330	259.2 – 361.8	3650	2410 – 2420

Все единицы измерения тока – мА.

Из табл. 1 видно, что самым энергопотребляющим узлом микроконтроллера является АЦП. Соответственно, передача сигналов в цифровом виде более предпочтительна с точки зрения потребления энергии. Однако в тех случаях, когда данные с датчиков поступают на микросхему в аналоговом виде, предпочтительнее использовать АЦП микроконтроллера. Передача сигналов в аналоговом виде также более предпочтительна с точки зрения скорости системы: при использовании цифровых сигналов система ограничена скоростью передачи данных по последовательному интерфейсу.

Реализация нейро-нечетких систем на базе микроконтроллера представляет собой модуль в

программе с соответствующим уровнем энергопотребления. Соответственно, самым важным фактором, влияющим на потребление системы, является состав используемых периферийных устройств.

IV. ЭНЕРГОПОТРЕБЛЕНИЕ АППАРАТНЫХ СИСТЕМ

Использование аппаратных решений для построения нейро-нечетких систем связано с разработкой новых или комбинированием существующих микросхем и схмотехнических узлов. Важно учесть, что схемы с низким потреблением энергии могут иметь меньшую точность.

При использовании специализированных микросхем энергопотребление нейро-нечеткого вычислителя является совокупным потреблением всех используемых компонентов. Например, использование микроконтроллера серии ST52X420 с модулем нечеткой логики потребует минимум 10 мА, которые нужны для питания внутренней памяти.

Энергопотребление нейроморфных процессоров напрямую зависит от: параметров нейронной сети, которая может быть обучена, от потребления одного нейрона и других функций процессора. Например, контроллеры MN500 на 576 нейронов при максимальной частоте работы до 35 МГц и CM1K на 1024 нейрона при максимальной частоте работы потребляют 3.3 мВт и 15 мВт соответственно в состоянии бездействия. Более мощные микросхемы, такие как TrueNorth от IBM потребляют до 100 мВт и имеют 1 миллион нейронов. Существуют и более специализированные решения, такие как тензорный процессор Google, ориентированный на меньшую точность и потребляющий до 40 Вт.

При разработке нейро-нечеткой электроники нужно оценивать используемые аппаратные узлы не только с точки зрения погрешности, но и затрат на энергопотребление. В качестве примера сравним два способа реализации схемы выбора максимального (или минимального) значения из двух сигналов тока: транзисторные каскады и реляторы.

Схемы на транзисторах, которые могут осуществлять выбор максимального или минимального напряжения, представлены в работе [1]. Существуют и схемы для выбора токов [2].

Другим подходом к реализации систем нечеткой логики на основе аппаратных сигналов является реляторная схмотехника [3]. В основе этого направления лежит понятие релятора, который представляет собой объединение переключающего и сравнивающего элементов. На практике для этих целей используются коммутирующие переключатели (ключи) и компараторы.

Для сравнения выбраны две схемы, которые одновременно формируют на выходах минимальный и максимальный сигналы тока: самоуправляемый селектор максимального и минимального тока на 4 транзисторах [4] и минимаксный селектор, основанный на реляторе [5]. Эти схемы были выбраны для анализа из-за простоты оценки энергопотребления и универсальности (формируют одновременно максимальный и минимальный сигналы). Рассматриваемые схемы показаны на рис. 1. На рис. 1а показан транзисторный

каскад, а на рис. 1б – селектор на базе релюатора из компаратора и четырех переключателей.

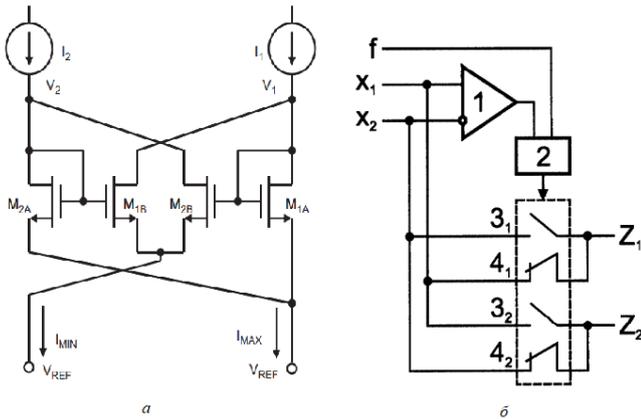


Рис. 1. Транзисторный и релюаторный селекторы

Транзисторная схема имеет максимальную погрешность до 70 нА, которая была выявлена при обоих входных токах около 1 мкА (напряжения – около 10 мВ). При разнице входных токов больше 100 нА, погрешность была до 10 нА. Таким образом, наблюдается проблема некорректности работы схемы при равенстве токов. Достаточно высокая погрешность при близких значениях токов – общее свойство транзисторных схем. При этом энергопотребление схемы зависит от характеристик транзисторов. Так как в схеме два транзистора находятся в закрытом состоянии, а два – в открытом, то можно утверждать, что эти характеристики – главный фактор, влияющий на потребление. Аппаратная реализация требуемых каскадов может быть выполнена на транзисторных сборках, таких как NDC7001С, имеющих ток утечки до 500 мА при напряжении 60 В.

Погрешность релюаторного вычислителя определяется внутренним сопротивлением переключателя и корректностью работы компаратора. Следует сравнить схемы с низким энергопотреблением и с низкой погрешностью. Так, для сверхбыстродействующего компаратора серии AD8611 с задержкой 4 мс требуется до 10 мА при напряжении 5 В. В то же время компаратор серии AD8561 с задержкой 7 мс требует до 6 мА при напряжении питания 5 В. Эти микросхемы позиционируются как быстрые и прецизионные. Компараторы серии LM393 позиционируются как энергоэффективные, и потребляют до 2.5 мА при питании 5 В. Однако в то же время важен вопрос точности микросхем. В случае компараторов основной характеристикой является порог срабатывания. У AD8611 порог равен 10 мВ, а у LM393 – 100 мВ. Таким образом, при уменьшении энергопотребления в 4 раза, точность уменьшается в 10 раз.

На эффективность релюаторных схем также влияют характеристики коммутаторов. Для анализа хорошо подходит набор прецизионных переключателей ADG413, так как структура управляющих сигналов в микросхеме аналогична структуре ключей релюатора (рис. 1б). Внутренне сопротивление переключателей составляет до 80 Ом, что не приводит к большому падению напряжения из-за более высоких характеристик остальных узлов. При этом для питания нужен ток порядка 1 мкА при напряжении 12 В. Микросхема

CD4066, в свою очередь, имеет внутреннее сопротивление до 800 Ом, однако ток потребления до 0.02 мкА при напряжении 15 В. Эта же микросхема работает при меньших напряжениях (ADG413 не может работать при 3.3 В, а CD4066 может).

Рассмотренные микросхемы выполняют поставленные задачи, однако конкретные характеристики компонентов влияют на результат. Производитель во многих случаях указывает специализацию микросхем. Но иногда фирма специализируется на конкретных параметрах микросхем. Так, в представленном выше анализе микросхем компараторы и переключатели от Texas Instruments (LM393, CD4066) имели маленькое энергопотребление, однако вносили в сигналы большую погрешность. В то же время микросхемы от Analog Devices (серии AD и ADG) потребляли больший ток, однако вносили в сигналы меньшую погрешность, специализируясь на прецизионности электронных компонентов. Таким образом, получается, что фирма-производитель микросхем имеет определенную специализацию, что может быть учтено при выборе аппаратной базы.

Существуют схемы, использующие концепции нечеткой логики для реализации нейронной сети. Так, существует реализация нечеткого нейрона, представленная в работе [6], которая описывает: схемы вычисления функций принадлежности на основе транзисторов, вычисление весовых коэффициентов с помощью цифрового потенциометра, схемы вычисления ошибки с помощью операционных усилителей и схему обновления весовых коэффициентов. Полученные узлы обеспечивают высокую скорость обработки данных.

Существуют реализации нейронов, которые используют органические элементы, такие как электролиты. Например, существуют электрохимические транзисторы, в которых используются органические смешанные ионно-электронные проводники. Реализация, выполненная на базе чувствительных к ионам транзисторов [7], представлена на рис. 2.

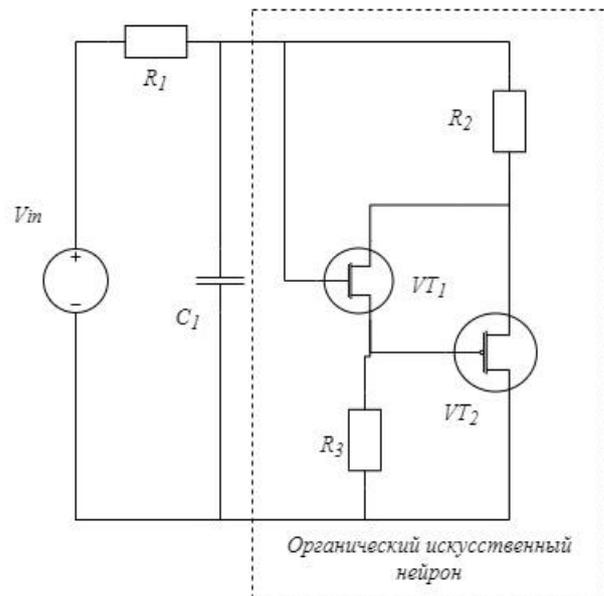


Рис. 2. Нейрон на основе схемы Дарлингтона

В качестве нейрона используется сборка из двух чувствительных к ионам транзисторов, подключенных

по схеме Дарлингтона. В схеме наблюдается феномен S-образного отрицательного дифференциального сопротивления, которое позволяет получить функционал спайкового нейрона. Однако в плане энергопотребления эта схема является достаточно энергоемкой, как и схема Дарлингтона: суммарный ток схемы является суммой токов, которые протекают через транзисторы в каскаде.

V. ЗАКЛЮЧЕНИЕ

Представлен анализ энергопотребления различных микросхем, которые могут быть использованы для построения встраиваемых нейро-нечетких систем. Программные решения, основанные на микроконтроллерах проще в реализации, однако их использование требует большего количества энергии для питания аппаратной периферии, а применение специализированных микросхем и аппаратных узлов позволяет сократить энергопотребление системы. Рассмотренные системы обеспечивают разную точность работы, так как программные решения, в отличие от аппаратных, не подвержены влиянию погрешностей электрических сигналов.

Аппаратные средства могут быть использованы для уменьшения энергопотребления встраиваемых систем, так как простым микросхемам требуется меньшая мощность по сравнению с процессорами и микроконтроллерами. Следует учитывать, что микросхемы могут быть либо энергоэффективными, либо высокоточными, что видно из представленного анализа. Примеры распространенных микросхем, применимых для разработки встраиваемых нейро-нечетких систем, и их характеристики представлены в табл. 2.

ТАБЛИЦА II. ПРИМЕНИМЫЕ МИКРОСХЕМЫ

Тип	Вид	
	Производительные	Энергоэффективные
АЦП	AD7760, AD7190	AD7795, LTC2512-24
Микроконтроллер	AT32F437, STM32F746	STM32L476, PIC32CM
Компараторы	LM393	AD8611
Переключатели	ADG413	CD4066

СПИСОК ЛИТЕРАТУРЫ

- [1] F. Zaki and P. Mustajab, "Voltage Mode CNFET Based Fuzzy Min-Max Circuits," 2019 International Conference on Electrical, Electronics and Computer Engineering (UPCON), Aligarh, India, 2019, pp. 1-6, doi: 10.1109/UPCON47278.2019.8980160.
- [2] Yildirim, M. Analog circuit implementation based on median filter for salt and pepper noise reduction in image. *Analog Integr Circ Sig Process* 107, 195–202 (2021). <https://doi.org/10.1007/s10470-021-01820-3>
- [3] Волгин Л.И. Алгебраические логики: элементы теории, взаимоотношения, реляторная схмотехника. Ульяновск: УлГТУ, 2005. 257 с.
- [4] J. Madrenas, D. Fernández, J. Cosp, L. Martínez-Alvarado, E. Alarcón, E. Vidal, G. Villar, "Self-controlled 4-transistor low-power min-max current selector" // *AEU - International Journal of Electronics and Communications*, Volume 63, Issue 10, 2009, Pages 871-876, <https://doi.org/10.1016/j.aeue.2009.07.002>.
- [5] Пат. 35263U1 (RU) / Д.В. Андреев. Минимаксный селектор Заявл. 05.08.2003; Оpubл. 27.12.2003. Бюл. No 36. 6 с.
- [6] Yamakawa, Takeshi. "Analog Implementation of Neo-Fuzzy Neuron and Its on-Board Learning." *Intelligence and Applications*. Ed. NE Mastorakis, 1999.
- [7] Sarkar, T., Lieberth, K., Pavlou, A. et al. An organic artificial spiking neuron for in situ neuromorphic sensing and biointerfacing. *Nat Electron* 5, 774–783 (2022). <https://doi.org/10.1038/s41928-022-00859-y>